

60V/1.2MHz 具备轻负载 SKIP 模式的高效率异步升压转换器

Check for Samples: [JZ6302](#)

特性

- 所有端口都具备士 2000V(HBM)ESD 保护
- 宽输入/输出电压范围: 3.0V-60V
- 内置 350mΩ高侧金属氧化物半导体场效应晶体管
- 最高 90% 升压效率
- 逐周期峰值限流保护
- SKIP 模式提供极高的轻负载效率
- 提供超小的封装 SOT23-5 封装以及增强散热封装 ESOP8 封装
- 内置软启动电路, 防止电流过冲
- 热关断保护
- 输入欠压保护
- 输出过压保护
- 内部环路补偿有助于减小解决方案尺寸、降低成本和设计复杂性
- 结温范围为-40°C至+125°C

应用

- 电池供电类设备
- 工业分布式电源应用

描述

JZ6302 是一种集成功率开关的异步升压转换器, 具有 3V 到 60V 的宽输入电压范围, 集成了软启动, 从而最大限度地减少对外部浪涌抑制组件的需求, 使其成为宽输入电源范围升压转换器的理想选择。输出电压可以通过外部不同阻值的电阻配置。

JZ6302 具有集成式 350mΩ功率开关, 可提供至少 1.5A 的电感峰值电流能力, 具有出色的负载和线路瞬态响应。具备 SKIP 控制模式, 将低静态电流与高开关频率相结合, 可在广泛的负载电流范围内实现高效率。

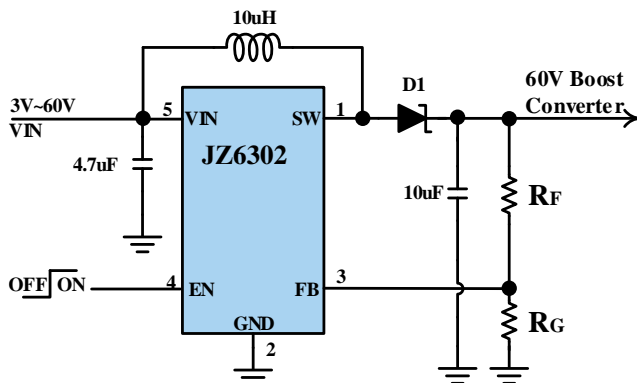
附加功能包括: 软启动, 热关机, UVLO 欠压锁定, 逐周期电流限制保护。

JZ6302 采用了 1.2MHz 固定开关频率, 支持小型外部 LC 器件, 可以提供小尺寸 5 引脚 SOT23-5 封装以及增强散热 8 引脚 ESOP8 封装。

采购信息

JZ6302 (□□)

封装信息
B6:SOT23-5
EP:ESOP8



SOT23-6 封装典型应用拓扑

编号	封装	顶部标识
JZ6302B5	SOT23-5	6302A
JZ6302EP	ESOP8	TBD

绝对最大值 (†)

表 3.1

参数	范围
引脚至 GND 电压 (VIN,SW)	
引脚至 GND 电压 (FB,EN)	
开关管最大电流	
储存温度	°C °C
工作温度	-40°C to 125°C
ESD 额定值 (HBM)	±2KV
ESD 额定值 (CDM)	±500V

† 注：如果器件工作条件超过上述“绝对最大值”，可能引起器件永久性损坏。这仅是极限参数，不建议器件在极限值或超过上述极限值的条件下工作。器件长时间工作在极限条件下可能会影响其可靠性。

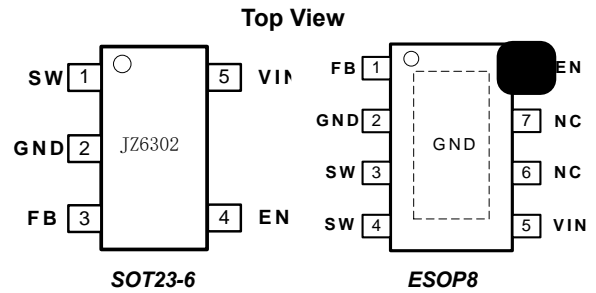
ESD 警告

ESD(静电放电) 敏感器件。



带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量 ESD 时，器件可能会损坏。因此，应当采取适当的 ESD 防范措施，以避免器件性能下降或功能丧失。

引脚排列



封装与引脚排列



表 3.2 引脚功能描述

引脚编号		引脚名称	说明
SOT23	ESOP		
1	3,4	SW	内部功率开关节点。外部连接功率电感、肖特基二极管。
2	2	GND	接地引脚。
3	1	FB	反馈输入引脚。连接至外部电阻器，输出电压由 R_F 和 R_G 共同决定。
4	8	EN	BOOST 的使能输入引脚。
5	5	VIN	驱动器电源输入引脚，使用 4.7uF 或更大的陶瓷贴片尽量近旁路 VIN 和 GND。
-	6,7	NC	不需要外接器件，请保证该引脚悬空。

技术规格

除非有特殊说明，否则极限值适用于-40°C至+125°C的工作结温度（TJ）范围。最小和最大限值通过试验，验证和统计相关性规定。典型值代表 TJ=25°C时最可能的参数规范，仅供参考。所有电压都是相对于 GND。

表 4.

参数	测试条件	最小值	典型值	最大值	单位
输入特性					
V_{IN}	推荐输入电压范围	3.0		60	V
V_{UVLO}	输入欠压锁定	上升沿		3.0	V
		下降沿		2.6	V
I_Q	静态工作电流	No load, No Switch, $V_{IN}=12V$			μA
I_S	关机电流	$EN=0, V_{IN}=12V$			μA
开关特性					
$R_{DS(ON)}$	功率管 R_{DSON}	TJ= 25°C			m Ω
f_{SW}	开关频率	PWM Operation			MHZ
f_{SW_FB}	软启动下开关频率	$V_{IN}=12V, EN=1$			MHZ
D_{MAX}	最大占空比	85	90		%
	SW 电流限制	1.5	1.7	2.1	A
	FB 反馈电压	1.195	1.2	1.205	V
	FB 偏置电流		50		nA
	SW 漏电流				μA
使能					
\leq	\leq				
	EN 上升沿	EN=0  EN=1			V
	EN 下降沿	EN=1  EN=0			V
	EN 输入电流	$V_{EN}=5V$			μA
全局热保护特性					
T_{OTP-R}	过温保护	TJ Rising			$^{\circ}C$
T_{OTP-F}	过温保护解除	TJ Falling			$^{\circ}C$
热阻系数⁽¹⁾					
θ_{JA}	硅核到周围空气的热阻系数	0 LFPM Air Flow			$^{\circ}C/W$
θ_{JB}	硅核到 PCB 板表面的热阻系数				$^{\circ}C/W$
θ_{Jctop}	硅核到封装上表面的热阻系数				$^{\circ}C/W$
Ψ_{JB}	硅核到 PCB 板表面的热阻系数				$^{\circ}C/W$

(1) 结合仿真数据给出，仅供参考。

功能框图

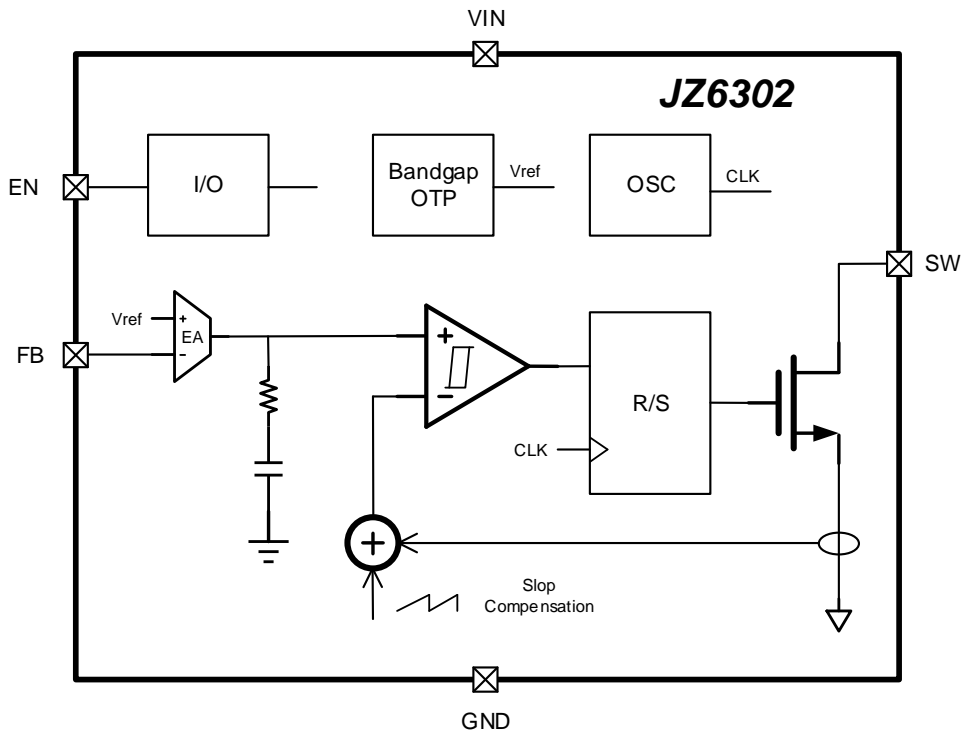


图 5.a 内部功能框图

应用信息：典型应用电路

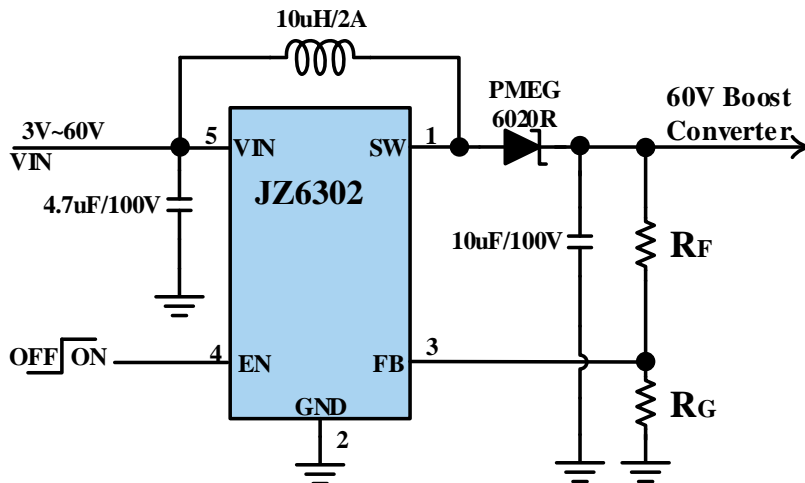


图 5.b DC-DC 升压模式典型应用拓扑

NOTE:

- 反馈输入引脚 FB。连接至外置电阻分压器，输出电压值可通过设定，输出电流由 R_F 和 R_G 决定，可由此公式进行设定：

$$V_{OUT} = 1.2 \times (R_F + R_G) / R_G (V)$$
- 输入电容推荐使用 4.7uF 以上的 X7R 或 X5R 的陶瓷电容，并尽量贴近电源输入 VIN 引脚和 GND 引脚放置。

应用信息：高效率异步升压转换器（概述）

概述

JZ6302 是一种集成功率开关的异步升压转换芯片，具有 3V 到 60V 的宽输入电压范围，集成了软启动，从而最大限度地减少对外部浪涌抑制组件的需求，使其成为宽输入电源范围升压转换器的理想选择。输出电流可以通过外部电阻调整。

具有集成式 350mΩ 功率开关，可提供至少 1.5A 的电感峰值电流能力，具有出色的负载和线路瞬态响应。具备 SKIP 控制模式，将低静态电流与高开关频率相结合，可在广泛的负载电流范围内实现高效率。

附加功能包括：软启动，热关机，UVLO 欠压锁定，逐周期电流限制保护。

设定输出电压

JZ6302 输出电流可通过外置电阻分压器调节输出电压的大小。建议的输出电阻取值见下表。

分压网络由 R_G 和 R_F 组成，请保证 R_G 小于等于 30K。转换器通过保持 FB 引脚上的电压等于内部参考电压 V_{REF} 来调节输出电压。

一旦选择 R_G 则可根据 V_{FB} 选择 R_F 的值， V_{FB} 典型值是 1.2V：

$$V_{OUT} = 1.2 \times \frac{R_F + R_G}{R_G} \quad (V)$$

表 6. 输出电压设定快速配置

VOUT	RF	RG	设定误差 (1)	
6V	13K	3.3K	6.09V	1.53%
9V	30K	4.7K	9.165V	1.83%
12V	33K	3.6K	12.21V	1.81%
27V	390K	18K	27.2V	0.76%
36V	240K	8.2K	36.33V	0.91%
48V	240K	6.2K	48.36V	0.75%

(1) 也可选择其他的分压电阻对和高精密电阻，以达到更高设定精度。

SKIP 跳脉冲模式

JZ6302 内置跳脉冲电路；在轻负载时，该电路接通；仅在必要时切换，将输出电压保持在规定范围内。这样可以降低开关损耗，让转换器在轻负载条件下保持较高效率。在跳脉冲模式下，当输出电压跌至规定值以下时，JZ6302 进入 PWM 模式，并停留数个振荡器周期，使输出电压升至规定范围。在突发脉冲之间的等待时间内，功率开关断开，由输出电容提供所有负载电流。由于输出电压会不定期地骤降和恢复，因此这种模式下的输出电压纹波大于 PWM 工作模式下的纹波。

输入欠压保护 (UVLO)

在器件 VIN 引脚上包含一个内部欠压锁定电路。当 VIN 电压低于 UVLO 的下降阈值，会触发 UVLO 保护，关闭稳压器输出。该 UVLO 的上升阈值约为 3.0V，VIN 达到此电压以上移除 UVLO 后，控制器会进入软启动过程。

最大占空比 D_{MAX}

BOOST 在最大占空比工作状态时，低端 N 沟道 MOSFET 处于打开状态，将关断时间缩至最短。在最大占空比工作条件下，由于输入电压是输出电压值和 $(1-D_{MAX})$ 的乘积，因此，输入电压固定的情况下，占空比达到最大，输出电压骤降至调节范围以下。

软启动(Soft-Start)

JZ6302 的软启动可防止在启动过程中变换器输入电源的欠阻尼过冲。当芯片启动时，内部电路产生一个软启动电压(SS)，同时开关频率降为最大开关频率的 1/4，电流以固定的上升速率上升。在软启动期间，输出电压将按比例跟踪内部节点电压斜坡。

当它小于内部参考(REF)时，SS 覆盖 REF，因此误差放大器使用 SS 作为参考。当 SS 超过 REF 时，REF 恢复控制。在整个启动阶段，开关电流限制依然有效，可以非常可靠的避免上电即短路的情形。

当输出有非常大的电容（例如 2200uf 甚至更大）时，输出电压上升速度会比 SS 慢，受限于最大开关限流，启动到目标电压设定值的时间会延长。

应用信息：高效率异步升压转换器（概述）

EN 的作用

BOOST 的使能输入引脚。将 EN 驱动至高电平状态，可打开 BOOST 转换器；将 EN 驱动至低电平状态，可关闭 BOOST 转换器。这个引脚有两个独立的阈值，上升阈值大于 0.5V 使能输出，下降低于 0.4V 时关闭稳压器输出，进入低功耗睡眠模式。外部逻辑信号可用于驱动 EN 输入，以进行系统排序和保护。由于内部下拉较弱，如需可靠关闭可外设下拉电阻，不建议将此引脚空悬。

表 7. 引脚 EN 工作状态

引脚	方向	引脚状态	功能
EN1	输入	高	输出使能
		低	BOOST 输出关闭

OTP 过热保护

热过载保护电路将结温限制在 150°C(典型值) 以下。在极端条件下（即高环境温度和/或高功耗），当结温开始升至 150°C 以上时，Over Temperature Protection(OTP) 过温保护即被激活，系统将会强制关闭稳压器输出（如果 EN 被使能）。当结温降至 130°C 以下时，OTP 状态就会解锁，稳压器输出重新开启，输出电流恢复为正常工作值。

热过载保护旨在保护器件免受瞬间偶然过载条件发生时的影响。

本器件的保证工作结温范围为-40°C 至 125°C。高结温会降低工作寿命；结温长时间高 125°C 时，器件寿命会缩短。请注意，与这些规格一致的最高环境温度取决于具体工作条件以及电路板布局、额定封装热阻和其他环境因素。

结温(T_J , 单位为°C)根据环境温度(T_A , 单位为°C)和功耗(P_D 单位为 W)计算，计算公式如下：

$$T_J = T_A + (P_D \times \theta_{JA})$$

其中 θ_{JA} (单位为°C/W)为封装热阻。计算方式与热阻模型详见“高温考虑”章节。

输出过载或短路

JZ6302 将允许短路输出。在输出短路和负载过流情况下，有几个特性用于保护。第一种是当 FB 低于设定值时，开关频率会降低保持电感电流控制。其次，监控上管开关电流，超过安全水平会结束此周期，保护芯片不被烧坏。

开关限流保护

稳压器输出具备逐周期过流限制。当 SW 电流触发 $I_{LIMIT.SW(Peak)}$, BOOST 输出会进入逐周期限流状态。

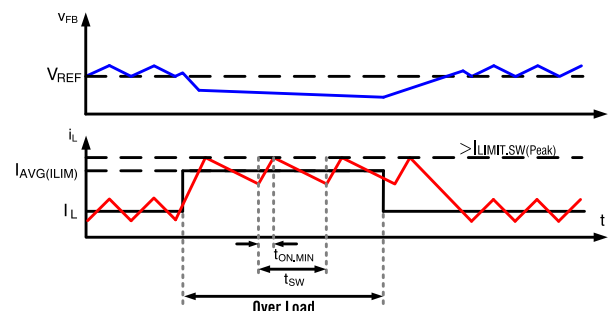


图 7. BOOST 输出过流于 M_{top} 行为描述

$I_{LIMIT.SW(Peak)}$ 与电感大小和输入压差相关， $I_{LIMIT.SW(Peak)}$ 仅为参考最小值。当长时间过流或短路时，将可能触发全局 OTP 保护。

应用信息：高效率异步升压转换器（图表）

Figure 8. Electrical Characteristics vs Temperature (除非另有说明, $T_A=25^\circ\text{C}$)

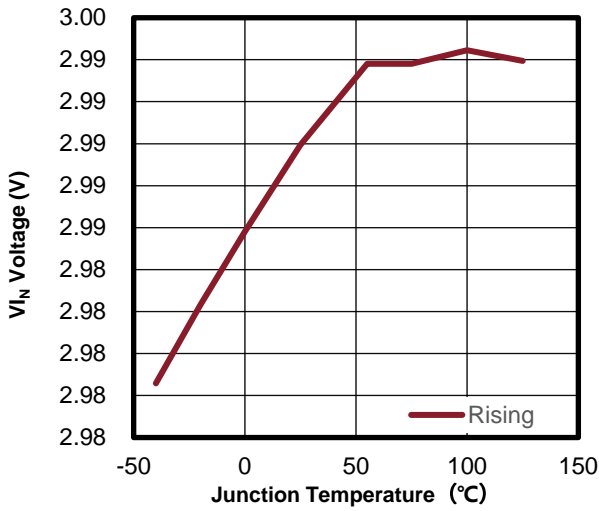


Figure 8.a UVLO Rising vs Temperature

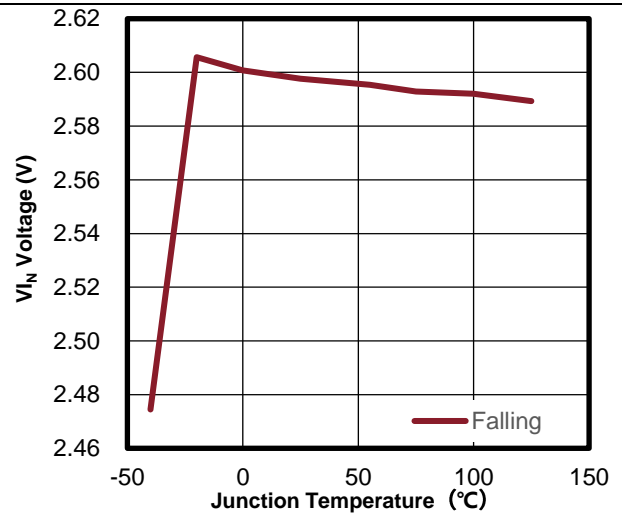


Figure 8.b UVLO Falling vs Temperature

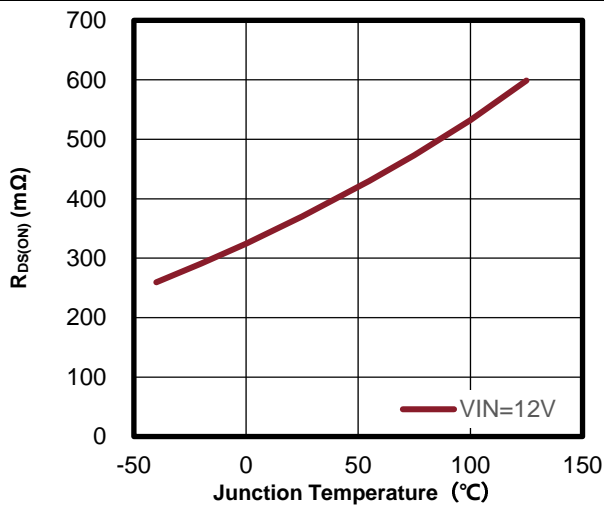


Figure 8.c R_{DS(ON)} vs Temperature

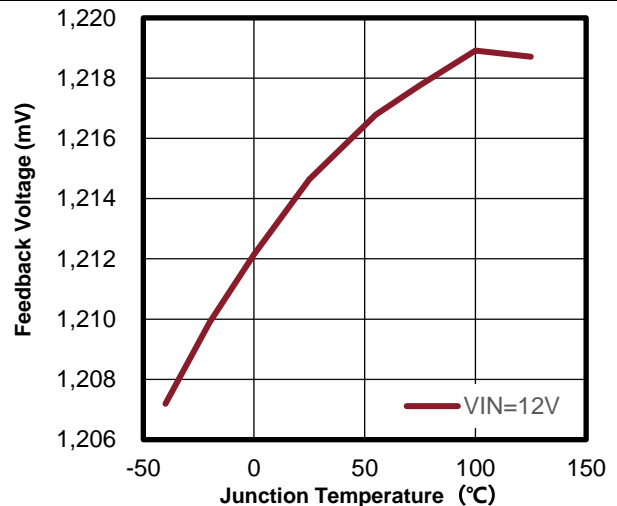


Figure 8.d FB Voltage vs Temperature

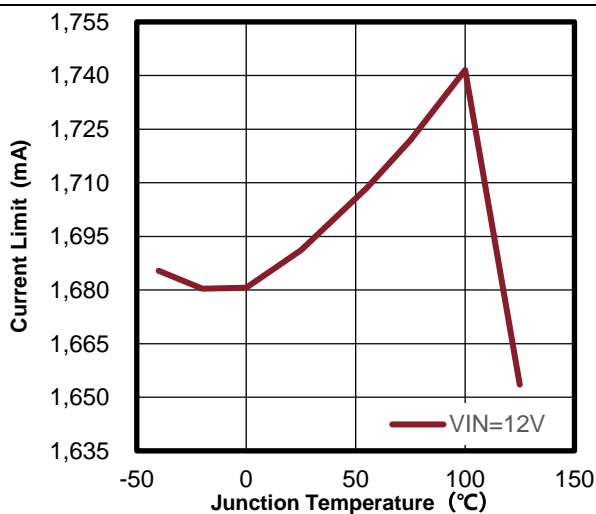


Figure 8.e Current Limit vs Temperature

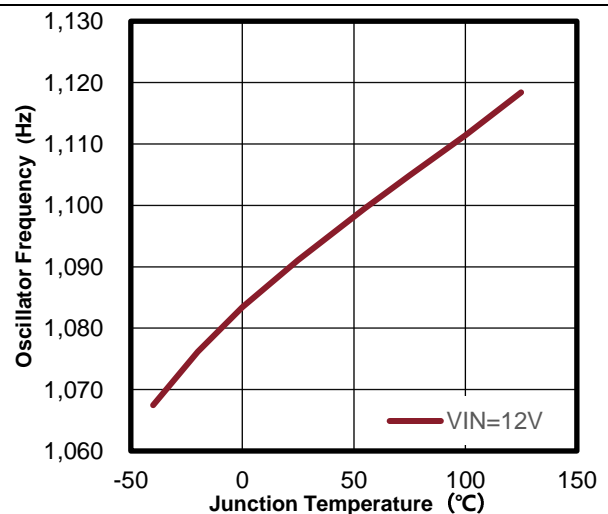


Figure 8.f f_{sw} (OSC) vs Temperature

应用信息：高效率异步升压转换器（图表）

Figure 9. Efficiency vs Load Current (除非另有说明, $T_A=25^\circ\text{C}$)

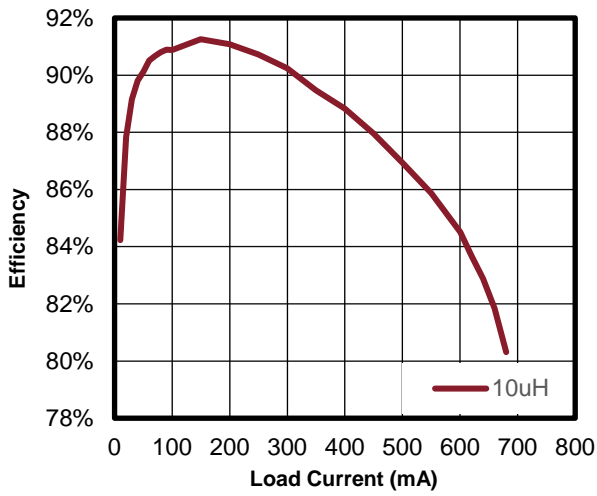


Figure 9.a $V_{IN}=3.3\text{V}$ $V_{OUT}=5\text{V}$

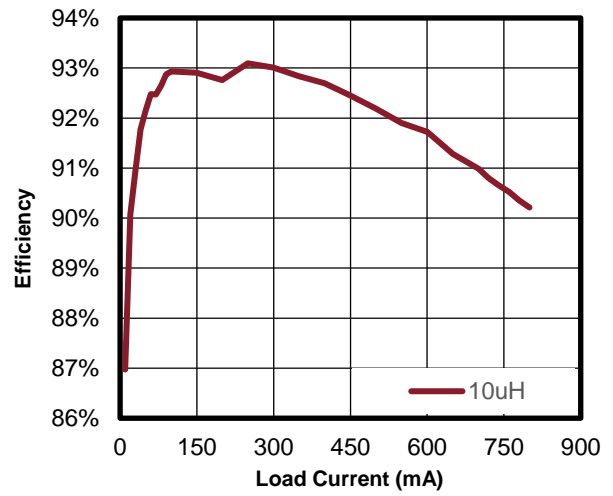


Figure 9.b $V_{IN}=4.2\text{V}$ $V_{OUT}=5\text{V}$

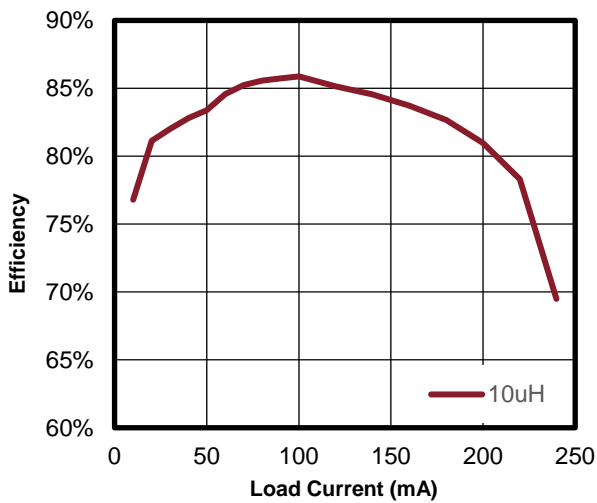


Figure 9.c $V_{IN}=3.3\text{V}$ $V_{OUT}=12\text{V}$

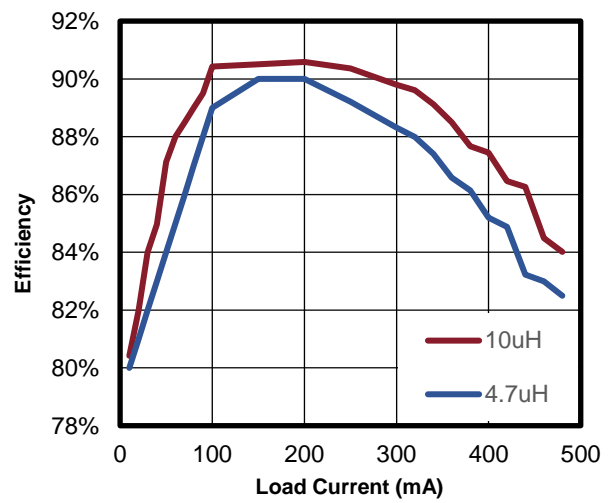


Figure 9.d $V_{IN}=5\text{V}$ $V_{OUT}=12\text{V}$

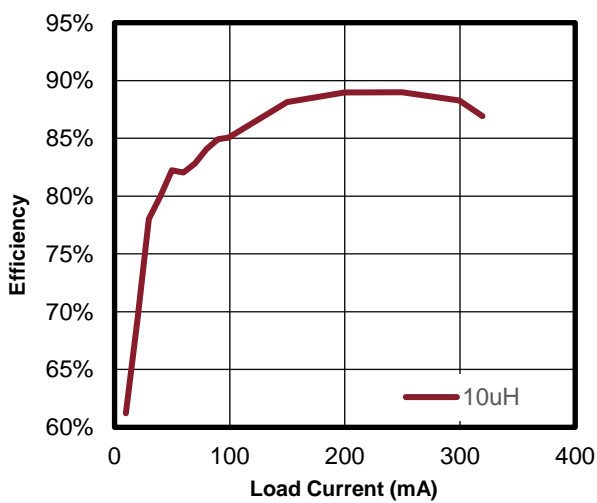


Figure 9.e $V_{IN}=9\text{V}$ $V_{OUT}=24\text{V}$

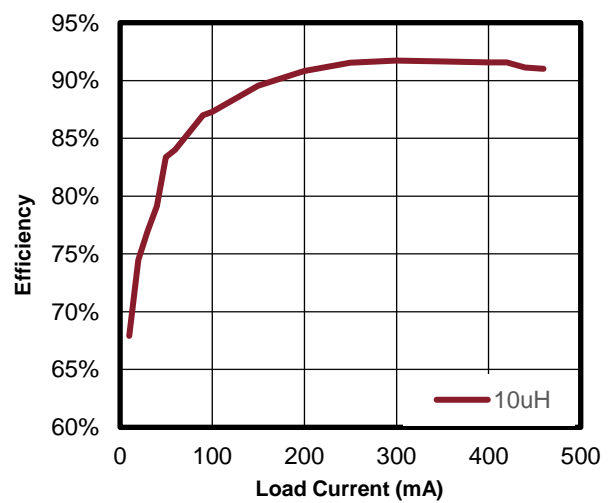


Figure 9.f $V_{IN}=12\text{V}$ $V_{OUT}=24\text{V}$

应用信息：高效率异步升压转换器（图表）

Figure 10. Oscilloscope waveform (除非另有说明, $T_A=25^{\circ}\text{C}$)

Start-up Waveforms NO LOAD

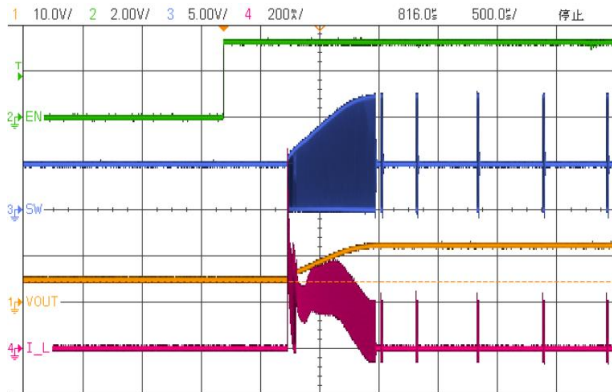


Figure 10.a $5V_{IN}$ to $12V_{OUT}$, NO LOAD

$L=10\mu\text{H}$, $C_{OUT}=10\mu\text{F}$, $C_{IN}=4.7\mu\text{F}$

Start-up Waveforms 30R LOAD

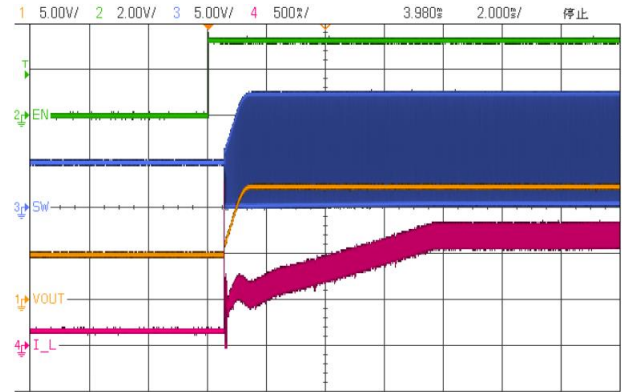


Figure 10.b $5V_{IN}$ to $12V_{OUT}$, LOAD=30R

$L=10\mu\text{H}$, $C_{OUT}=10\mu\text{F}$, $C_{IN}=4.7\mu\text{F}$

Switching Waveforms PWM Mode

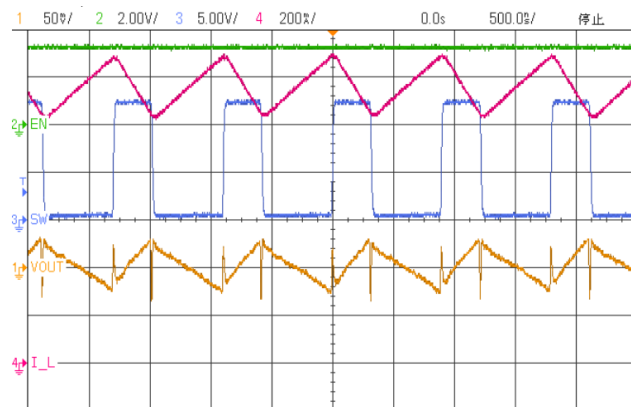


Figure 10.c $V_{IN}=5\text{V}$, $V_{OUT(AC)}=12\text{V}$, LOAD=400mA

$L=10\mu\text{H}$, $C_{OUT}=10\mu\text{F}$, $C_{IN}=4.7\mu\text{F}$

Switching Waveforms Burst Mode Operation

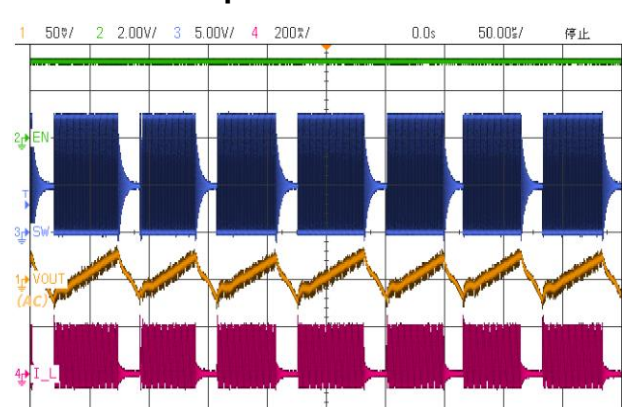


Figure 10.d $V_{IN}=5\text{V}$, $V_{OUT(AC)}=12\text{V}$, LOAD=20mA

$L=10\mu\text{H}$, $C_{OUT}=10\mu\text{F}$, $C_{IN}=4.7\mu\text{F}$

Switching Waveforms Pulse Skip Mode

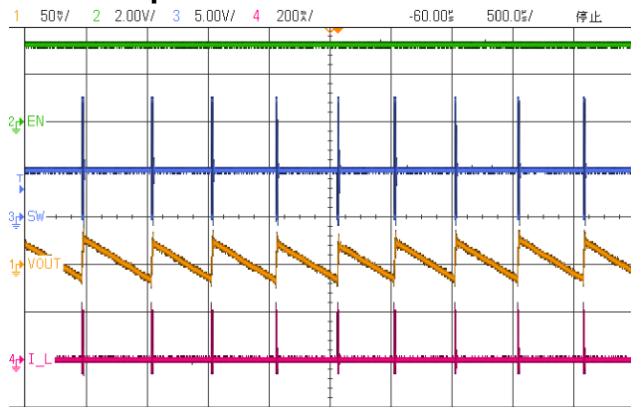


Figure 10.e $V_{IN}=5\text{V}$, $V_{OUT(AC)}=12\text{V}$, LOAD=1mA

$L=10\mu\text{H}$, $C_{OUT}=10\mu\text{F}$, $C_{IN}=4.7\mu\text{F}$

OTP Waveforms PWM Mode

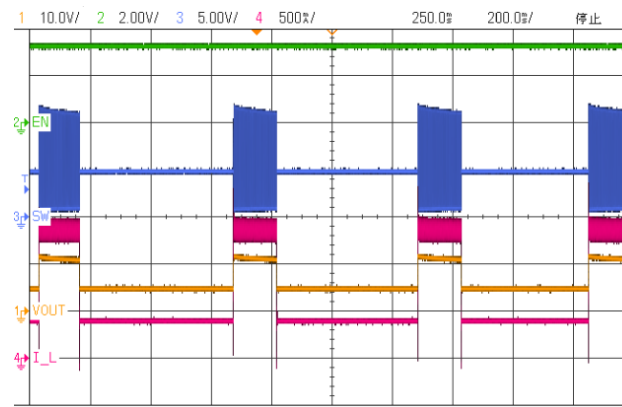


Figure 10.f $V_{IN}=5\text{V}$, $V_{OUT}=12\text{V}$, LOAD=400mA

$L=10\mu\text{H}$, $C_{OUT}=10\mu\text{F}$, $C_{IN}=4.7\mu\text{F}$

应用信息：器件选择建议与计算

续流二极管

JZ6302 在 SW 引脚和输出之间需要一个外部续流二极管。所选二极管的反向电压额定值必须大于 V_{OUT_MAX} ，二极管的峰值额定电流必须大于最大电感电流。由于肖特基二极管具有较低的正向电压降和较快的开关速度，因此推荐使用肖特基二极管以获得最佳效率。

通常，二极管的电压和电流额定值越高，正向电压就越高。如果输出电压是 V_{OUT} ，那么建议选择最小反向电压为 $4/3 V_{OUT}$ 的二极管。二极管的反向击穿电压额定值须选择合适，并为 SW 节点上可能出现的振铃留出适当的裕度。

一般不建议使用所谓的“超快恢复”二极管。在连续模式下运行时，“超快”二极管显示的反向恢复时间将导致弹弓式效应。内部电源开关将使进入二极管的 V_{IN} 电流上升，以使其恢复。然后，当二极管最终关闭，几十纳秒后，SW 节点电压以极高的 d_v/d_t 上升，也许 5 到 10V/ns！结合现实世界中的电感，SW 节点可以很容易地超过 V_{IN} 轨道。这可能导致 RFI 性能不佳，如果超调量足够严重，可能损坏 IC 本身。

由于续流二极管在开关关断期间传递负载电流，所以二极管电流平均值由开关占空比决定。当输出电压较高时，二极管在大部分时间内导通；而当 V_{OUT} 接近 V_{IN} 时，二极管只在很小部分时间导通。二极管的最差工况发生在稳压器输出端对地短路。

在短路情况下 ($V_{OUT}=0V$)，二极管必须安全承受占空比接近 100% 时的短路电流 $I_{SC(PK)}$ 。

在正常负载情况下二极管上平均电流就是异步转换器的设置电流为：

$$I_{D(AVG)} = I_{OUT} = V_{FB}/R_{Sense} (A)$$

本典型设计中的续流二极管是 PMEG6020ER 肖特基。它的额定值为 2A 平均正向电流和 60V 反向电压。2A 时的典型正向电压为 460mV。

选择额定电流高于正常运行所需的二极管的唯一原因是最坏情况下的输出短路。在这种情况下，二极管电流增加到限值。务必查阅所使用二极管数据表，以确保二极管能够在热和电气限制范围内正常工作。推荐选择大于等于 2A 的肖特基二极管。

续流二极管的损耗由其正向导通压降和开关时间决定，所以肖特基二极管因其导通压降低和开关时间快成为极好的选择。二极管在内部电源开关关闭期间传导输出电流。内部开关的关断时间是最大输入电压、输出电压和开关频率的函数。关断时间内的输出电流乘以二极管的正向电压，该正向电压等于二极管的导通损耗。在较高的开关频率下，需要考虑二极管的交流损耗。二极管的交流损耗是由于结电容的充放电和反向恢复引起的。

如果稳压器大多数时间工作在轻负载电流或休眠模式，请考虑使用漏电流低且正向电压降略高的二极管。

应用信息：C_{IN} 选取建议与经验考虑

输入电容 C_{IN} 的类型考虑

当为转换器选择在输入的电容器类型时必须谨慎：

铝电解电容器

成本最低，但无法获得足够的纹波电流额定值。

陶瓷电容器

鲜有较大的容值，但具有高纹波电流和电压额定值，因此是输入旁路的理想元件。

固态钽电容器

也是不错的选择，但遇到上电过程中的大浪涌电流时易发生损坏，并伴有剧烈的现象。它会发生短路，然后伴随着耀眼的白光和难闻的气味燃烧起来。这种现象仅在少量的元件上发生，但一些 OEM 公司因此而禁止它们在大浪涌应用中使用。虽然几家制造商已开发出一系列经过特别浪涌承受力测试的固态钽电容器（如 AVX TTPS 系列）但在输入电压浪涌接近电容器的最大电压额定值时，既使这种元件也可能出现损坏。AVX 建议在大浪涌应用中按 2:1 来降低电容器的电压额定值。

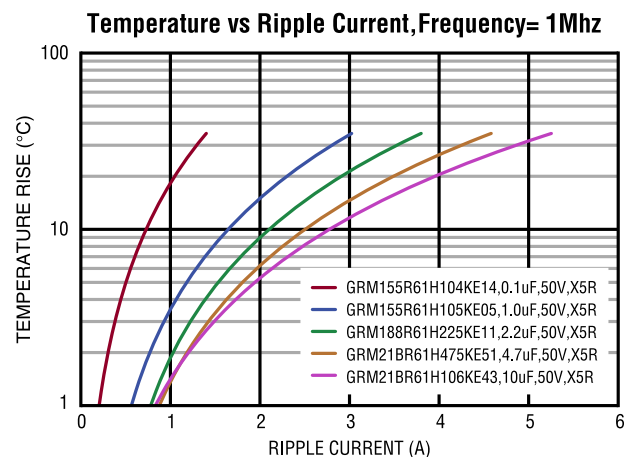
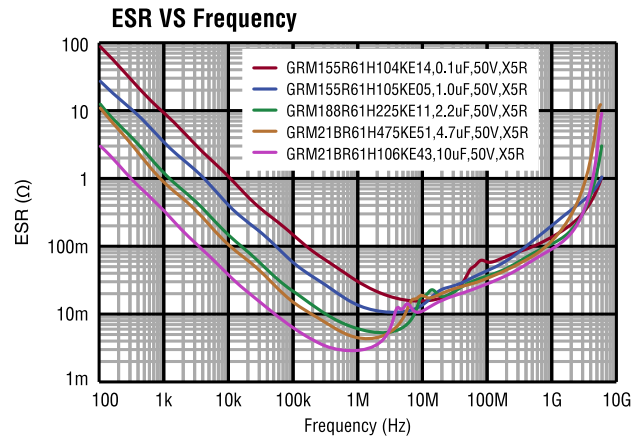
为实现最佳性能，推荐 C_{IN} 处至少要有一个陶瓷电容。

输入旁路电容的电流纹波计算

转换器以脉冲方式吸取输入电源的电流。这些脉冲的平均高度等于负载电流。电流的上升和下降时间非常快，因此有必要在输入电源两端加一个局部旁路电容器，以确保稳压器的正常工作，并减少反馈至输入电源的纹波电流。电容器还强制开关电流以紧密的局部环路流动。最大限度减少 EMI。

电源中常常被忽略的一种应力是输入电容 RMS 电流。若不正确理解它，超过电流会使电容过热和过早失效。因此低 ESR 的陶瓷电容器现在成为旁路电源功率级的首选。

下面的图表来自于村田制作所(muRata)的 X5R 介质的陶瓷电容：



而电解电容常常远比陶瓷电容的 ESR 要高 10 倍以上：这意味着无法获得器件可以稳定工作的纹波电流和电解质温升。单独使用电解电容是不可行的。

应用信息：C_{IN} 选取建议与经验考虑

单独使用一个 10uF 陶瓷电容足以旁路 JZ6302，并处理纹波电流。但前提是它足够靠近 JZ6302，直接放在从 VIN(引脚 5)和 GND(引脚 2)引出的走线上，以获得更好的性能并且应用占位面积的增加却极小。详情见布局举例章节。

建议使用 X7R 或 X5R 电容，以在温度和输入电压的变化范围内获得最佳性能。Y5V 和 Z5U 电介质的温度和直流偏置特性不佳，建议不要使用

。

此外，若单独使用陶瓷电容在电源输入级时候应注意它们的低 ESR 易与长的输入线缆或轨迹形成欠阻尼槽电路，而并联电解电容可抑制这些高 Q 电路。

当并联电解电容时，您应该注意电解质中的纹波电流，因为大量的电源纹波电流会最终进入电解电容。当组合电容中的陶瓷电容过小时，足够高的纹波电压在并联电解电容中形成过电流状态，引起电解电容的发热。通过电容电流的傅里叶级数可以绘制出这一曲线，从而计算每个谐波(多达 10)的电解电容器电流，并重新组合谐波来计算电解电容器的总 RMS 电流。请注意，陶瓷电容的电流与 ESR 的电流在相位上相差 1/4 周期，因此必须将它们看作是矢量。

如果您不想在这些计算方面花费时间，对最终选择犹豫不决，请咨询棱晶公司的 FAE。他们对范围广泛的电容类型都有丰富的经验，可告诉您有关介质、长期可靠性、表面贴装等方面的最新进展。

选定电容后输入电压纹波可通过以下方法估算：

$$\Delta V_{RIPPLE} = \frac{I_{LOAD}}{C_{IN} \times f_{SW}} \times \frac{V_{IN}}{V_{OUT}} \times \left(\frac{V_{OUT} - V_{IN}}{V_{OUT}} \right)$$

C_{IN} 与高 di/dv 环路的考虑

为获得最大效率，开关上升与下降的时间已被做得尽可能短。为防止辐射及高频谐振问题，有必要适当安排连接于开关节点的元器件布局。使续流二极管、开关引脚及输入旁路电容器的引脚尽量短。可将 B 场(磁场)辐射减少到最小幅度。尽量缩小与开关引脚和 BST 引脚相连的所有走线的长度和面积，也可减少电场辐射。开关器电路下面一定要有地平面，以防止各层之间的耦合。保持该通路上的引脚长度尽量短，这极为重要，它可保证干净的开关操作和低幅 EMI。该通路包括开关续流二极管及输入电容器，是惟一含有纳秒级上升及下降时间的通路。如果你在 PCB 布局上查找这条通路，会发现它已经短得不能再短了。

应用信息：电感的计算与选取建议

电感值的选取

在开关高速驱动输入电压下,需要一个电感器为负载提供恒定的电流。

经验表明,电感纹波电流的最佳值为最大负载电流的40%。请注意,当为最大负载远小于设备最大可用负载的应用选择纹波电流时,请使用最大设备电流。常数 K 是电感电流纹波的百分比。对于大多数应用,电感器值可以从以下等式计算:

$$L = \frac{V_{IN} \times (V_{OUT} - V_{IN})}{f_{SW} \times V_{OUT} \times K \times I_{LOAD(MAX)}}$$

由于纹波电流会随着输入电压增加,因此最大输入电压也相应决定了电感取值。

较大电感值可以减少纹波电流。但也需要较大的输出电容,以保证相同的输出电压纹波。然而,较大值的电感器将具有较大的物理尺寸、较高的直流电阻和较低的饱和电流。电感的大小还需权衡效率和瞬态响应决定。小型电感可引起较大的电感电流纹波,能提供出色的瞬态响应,但会降低系统效率。

对于 JZ6302,典型应用电路中的恒压输出拓扑电感最佳选择范围是 2.2μH 到 10μH。

继续选择峰值电流(为了避免饱和),平均电流(限制发热)以及故障电流等方面符合要求的电感。如果电感过热,绕线中的绝缘层会熔化造成绕线各圈之间的短路。电感的峰值电流可依照以下公式计算:

$$I_{L(PEAK)} = I_{LOAD(MAX)} + \frac{V_{IN} \times (V_{OUT(MAX)} - V_{IN})}{2 \times V_{OUT(MAX)} \times f_{SW} \times L}$$

理想情况下,电感器的饱和电流额定值至少与高压侧开关电流限值一样大。这样可以确保感应器不会饱和,当电感器铁心材料饱和时,电感下降到一个很低的值,导致电感器电流迅速上升。虽然电流限值 $I_{LIMIT,SW(PEAK)}$ 是为了降低电流失控的风险而设计的,但饱和电感器可以使电流迅速上升到高值。这可能导致部件损坏。所以坚决不允许电感器饱和!

电感的直流电阻是影响效率的关键参数。就效率而言,电感器的DCR 建议小于200mΩ。

磁芯材质考虑

一旦 L 的值已知,就必须选择电感器的类型。高效率的需求通常承受不起低成本粉末铁芯中的铁心损耗,迫使使用更昂贵的铁氧体铁芯。对于一个固定的电感值,实际铁心损耗与铁心尺寸无关,但与所选的电感有很大的关系。随着电感的增加,铁心损耗减小。不幸的是,增加的电感需要更多的线匝,因此铜损耗将增加。

铁氧体材质具有极低的铁心损耗,在高开关频率下更受青睐,因此设计目标可以集中在铜损耗和防止饱和。铁粉磁芯饱和呈现一定柔性而更为宽裕但铁氧体磁芯会急剧饱和。其它磁芯材料则介于两者之间。铁氧体铁心材料饱和“硬”,这意味着当超过峰值设计电流时,电感会突然崩溃。不要让电感饱和!

不同的磁芯材料和形状会改变电感器的尺寸/电流和价格/电流关系。铁氧体或坡莫合金材料中的环形或屏蔽盆形磁芯体积小,不辐射能量,但通常比具有类似特性的粉末铁芯电感器成本高。使用哪种类型的电感器主要取决于价格与尺寸要求以及任何辐射场 EMI 要求。

EMI 需求

确定设计是否能够接受一个“开放式”的电感:它们有较高的磁场辐射。或者是否需要闭合式的电感,以防止 EMI 问题。比如在磁性存储介质的旁边就不能采用开放式的电感!这是一个艰难的决定,因为开放式的电感既便宜又小巧。

总结

选择一个电感时,你可能需要考虑最大负载电流、磁芯和铜损、允许的元件高度、输出电压纹波、EMI、电感中的故障电流以及饱和等,当然还有成本。

切记:所有美好的事情,如高效率低纹波及较高的工作温度都是以成本为代价的,有时代价还非常高。

应用信息：输出电容选取考虑与经验

输出电容、输出纹波和瞬态响应

C_{OUT} 的选择主要由三个主要因素驱动。输出电容器产生的外部极点、输出电压纹波以及负载瞬态变化要求。输出电容需要根据这三个标准中最严格的一个来选择。

第一个标准是对负载电流变化的期望响应：

稳压器通常需要三个或更多的时钟周期，以便控制回路看到负载电流和输出电压的变化，并调整占空比以对变化作出反应。输出电容必须足够大，以提供两个时钟周期的电流差，同时满足对输出电压下降的容忍量。下面的公式可用于估计总输出电容的下限，满足指定负载瞬态要求的：

$$C_{OUT} \geq \Delta I_{OUT_STEP} \times \left(\frac{3}{f_{SW} \times \Delta V_{DROP}} \right)$$

其中：

ΔI_{OUT_STEP} 为负载阶跃值（安培）。
 f_{SW} 为开关频率（赫兹）。
 ΔV_{DROP} 为负载阶跃最大允许输出电压降/过冲（伏特）。

注意，上公式的计算为近似值，并基于以下假设：

电感值由峰峰电流值决定，而峰峰电流为最大负载电流的30%。

内部 MOSFET 开关上的压降和电感直流电阻的压降可忽略不计。

公式成立的前提是环路根据负载阶跃调整电感电流前需要三个开关周期。

第二个标准是对纹波电流的期望要求，输出电压纹波的大小取决于具体应用。下面的公式可用于估计总输出电容的下限和电容 ESR 的上限：

$$C_{OUT} \geq \frac{I_{L(Ripple)}}{8f_{SW} \times V_{OUT(Ripple)}} \cong \frac{V_{IN}}{(2\pi \times f_{SW})^2 \times L \times V_{OUT(Ripple)}}$$

其中：

$I_{L(Ripple)}$ 为电感纹波电流（安培）。
 f_{SW} 为开关频率（赫兹）。
 $V_{OUT(Ripple)}$ 为期望的输出纹波电压（伏特）。

继而采用下面的公式，计算输出电容器必须满足输出电压纹波规格的最大 ESR。

$$ESR_{COUT} \leq \frac{V_{OUT(Ripple)}}{I_{L(Ripple)}}$$

输出电容的大小及其 ESR 值决定了输出电压纹波和负载瞬态性能。

在实际应用中，输出电容对暂态响应和环路相位裕度的影响最大。负载瞬态测试和 bode 图是验证任何给定设计的最佳方法，必须在应用程序投入生产之前针对自己的应用场景仔细验证。

应用信息：输出电容选取考虑与经验

有效容量与介质

较高的输出电容值减少输出电压纹波并改善负载瞬态响应。在选择此值时的陶瓷电容类型时，考虑由输出电压直流偏置所引起的电容损耗也非常重要。

陶瓷电容由各种电介质制成，温度和所施加的电压不同，其特性也不相同。电容必须具有足以在必要的温度范围和直流偏置条件下确保最小电容的电介质。最常用的电介质是 Z5U、Y5V、X5R 和 X7R。Z5U 和 Y5V 电介质适合在小观封装中提供高电容，但表现出很强的电压和温度系数，如 Figure 17.a 和 17.b 所示。当与 5V 稳压器一起使用时，10 μ F 的 Y5V 电容器在工作温度范围内只能表现出低至 1 μ F 至 2 μ F 的有效值。X5R 和 X7R 电介质具有更稳定的特性，更适合用作输出电容器。X7R 型具有更好的跨温度稳定性，而 X5R 价格较低，并且具有更高的可用电容值。

建议使用电压额定值为 6.3V 或 10V 的 X5R 或 X7R 电介质，

以实现最佳性能。建议不要将 Y5V 和 Z5U 电介质与任何 DC-DC 转换器一起使用，因为这类电介质的温度和直流偏置性能较差。

考虑电容随温度变化、元件容差和电压时，最差条件电容可通过以下公式计算：

$$C_{EFF} = C_{OUT} \times (1 - TEMOPCO) \times (1 - TOL)$$

其中：

C_{EFF} 为工作电压下的有效电容量。

$TEMOPCO$ 为最差的电容温度系数。

TOL 为最差的元件容差。

为了保证升压器的性能，必须针对每一种应用来评估直流偏置、温度和容差对电容性能的影响。

因此，为转换器的输出滤波器实际选用陶瓷电容时，需要选择标称容量比计算结果高 20% 至 30% 的电容。另外，电容的额定电压必须高于转换器的输出电压。

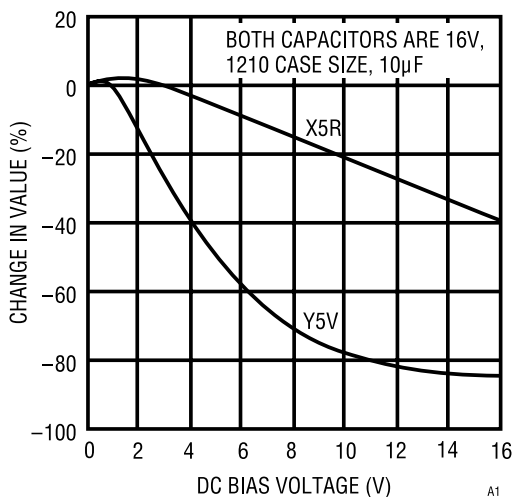


Figure 16.a Ceramic Capacitor DC Bias Characteris

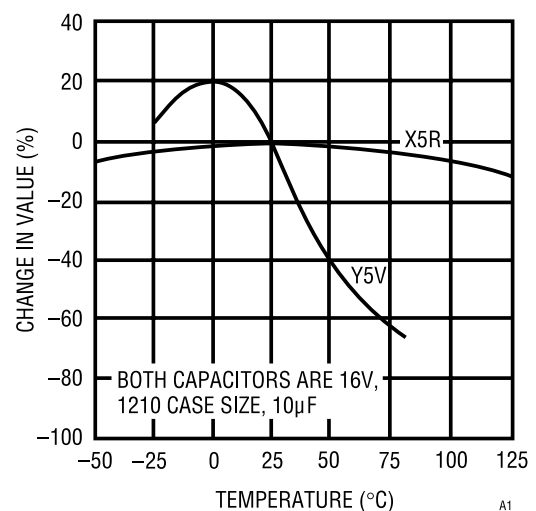


Figure 16.b. Ceramic Capacitor DC Bias Characteris

应用信息：稳压器的耗散功率与高温考虑

高温考虑：耗散功率的组成与计算

当环境温度加上芯片温升达到过温保护门限 T_{OTP-R} ，将可能触发 OTP 保护。为了估算 JZ6302 的核心温度，先要了解热源的组成和在什么工况下成为主导，并采取合理的优化手段。

稳压器转换电路的效率与损失组成：

稳压器的总转换效率：

$$\eta = \frac{P_{OUT}}{P_{IN}} \times 100\%$$

其中：

P_{IN} 为稳压器的总输入功率。

P_{OUT} 为稳压器的总输出功率。

总的功率损耗计算如下：

$$P_{LOSS} = P_{IN} - P_{OUT}$$

这个总的损耗，主要由几个部分组成，约为：

$$P_{LOSS} = P_{LOSS(DBUCK)} - P_L - P_{catch}$$

其中：

$P_{LOSS(DBUCK)}$ 为器件内部产生的功耗。

P_L 为电感功耗。

P_{catch} 为外部续流二极管上的功耗。

功耗可以通过多种方法计算。最简单的粗略估算可以利用“图表”章节中的调节器的效率曲线，对照自己的工作场景获得总的损耗功率。然后减去外部器件的损耗，即得到器件损耗。

若磁芯损耗忽略不计，则电感损耗可通过下式估算：

$$P_L \cong I_{OUT}^2 \times DCR_L$$

其中：

I_{OUT} 为直流负载电流。

DCR_L 为电感串联电阻。

器件内部的损失组成建模：

估算器件功耗的第二种方法是进行分析，需利用下述公式对器件内部的各个功耗进行建模。

器件内部的功耗 $P_{LOSS(DBUCK)}$ 包括功率开关传导损耗、开关损耗和转换损耗。还存在其它损耗源，但在涉及到散热限制的高输出负载电流应用中，这些损耗一般不太重要。

$$P_{LOSS(DBUCK)} = P_{COND} + P_{SW} + P_{TRAN}$$

功率开关传导损耗是输出电流 I_{OUT} 流经具有内部电阻 $R_{DS(ON)}$ 的 NMOSFET 功率开关造成的。传导性功率损耗的计算公式如下：

$$P_{COND} = (R_{DS(ON)} \times V_{OUT} \times I_{OUT}^2) / V_{IN}$$

开关损耗与驱动器产生的牵引电流有关，驱动器以开关频率打开和关闭电源器件。开关损耗的计算公式如下：

$$P_{SW} = (C_{GATE-N} + C_{J_catch}) \times V_{IN}^2 \times f_{SW}$$

其中：

C_{GATE-N} 为 NMOSFET 栅极电容。本器件约 75pF。

C_{J_catch} 为外部续流二极管的结电容。

转换损耗是由于无法即刻打开或关闭 N 沟道功率 MOSFE 造成的。转换损耗计算公式如下：

$$P_{TRAN} = V_{IN} \times I_{OUT} \times (t_{RISE} + t_{FALL}) \times f_{SW}$$

其中：

t_{RISE} 为开关节点 SW 的上升时间

t_{FALL} 为开关节点 SW 的下降时间

使用上述公式和参数来估算转换器效率时，必须注意，这些公式并未涵盖所有转换器损耗，并且给出的参数值为典型值。转换器的性能还取决于无源元件的选择和电路板布局，因此估算时应当考虑充足的安全裕量。

地电流引起的功耗相当小，可忽略不计。

应用信息：稳压器的耗散功率与高温考虑

综上所述，我们可以得到以下结论和优化措施：

- 当输入与输出压差较大时，效率会降低。这是由于续流二极管 C_J 的会让 P_{sw} 和 P_{TRAN} 同时增大，而引起芯片的发热。而通常 C_J 小的二极管，正向导通压降都高：这意味着降低了器件内部的功率损耗，但增大了外部二极管的导通损耗。所以，当应用中输入电压较高且输出电流较小时，选用 C_{J_Catch} 小的二极管并结合下一条建议，将是一个降低稳压器内部热量的好策略。
- 值得重视的是电感和续流二极管上的功耗所产生的热且，所以也可以适当采用“热岛”方式，避免这些热量通过 PCB 或者轨迹线传导到芯片内部。
- 此外，值得注意的是。由于稳压器的 MOSFET 上管 $R_{DS(ON)}$ 为正温度系数（详见“升压开关稳压器：图表”），所以当 T_J 温度升高后，稳压器的传导性功率损耗部分会进一步增加。所以应尽量降低核心温度 T_J ，以获得更好的效率特性。

对散热的考虑

在环境温度很高时，器件对电源的控制能力受结温最大额定值的限制(125°C)。所以应认真考虑芯片结温到外壳的所有热阻，其它固定在周围的热源也要考虑。

对表面贴装器件，可利用 PCB 及其铜印制线的热传导能力进行散热。还可利用加厚的铜板和通孔焊盘来散发功率器件产生的热量。

下表列出了不同的板面积和铜箔面积的 PCB 的热阻。

所有测试都是在无风条件下及对 1 盎司铜箔的 FR-4 板进行的：

表 18. 热阻的测量值

铜箔面积 (mm ²)		PCB 面积 (mm ²)	热阻 θ_{JA} (°C/W)
顶层	底层		
2500	2500	2500	125
1000	2500	2500	125
225	2500	2500	130
100	2500	2500	135
50	2500	2500	130

(1) 器件安装在顶层。

如果知道电路板温度 T_A ，可以使用热阻参数 J_A 来估计结温升高幅度。 T_J 由 T_A 和 P_D 计算得出，公式如下：

$$T_J = T_A + (P_D \times \theta_{JA})$$

一个非常重要的考虑因素是 J_A 基于 4 层 4 in x 3 in、2.5 oz 铜电路板（符合 JEDEC 标准），而实际应用使用的尺寸和层数可能不同。必须尽可能多地使用铜，以利于器件散热。

暴露于空气中的铜的散热效果优于内层中使用的铜。如果可以测量壳温，则结温可以通过下式计算：

$$T_J = T_C + (P_D \times \psi)$$

其中， T_C 为壳温， ψ_{JB} 为“表 4”所示的热阻。

设计特殊环境温度范围下的应用时，应利用公式计算损耗引起的预期器件功耗 $P_{LOSS(DBOOST)}$ ，然后可以根据该功率计算，利用上面的公式估算结温 T_J 。

只有根据公式估算出的芯片结温低于 125°C 时，才能保证充电器可靠工作。结温提高会严重影响可靠性和平均故障间隔时间(MTBF)。

应用信息：其他考虑与设计经验建议

热插拔安全

陶瓷电容器具有体积小、稳定性好、低阻抗等优点，是 JZ6302 电路输入旁路电容器的理想选择。但是，如果将 JZ6302 插入带电电源，这些电容器可能会导致问题。低 ESR 特性的陶瓷电容器与电源串联的杂散电感形成“欠阻尼槽电路”，JZ6302 的 VIN 引脚处的电压可能超过标称输入电压，可能超过 JZ6302 的额定值并损坏零件。如果输入电源控制不当或用户需要将 JZ6302 插入通电电源，则输入网络的设计应防止这种超调。

图 20 显示了当 JZ6302 电路通过 6 英尺(2m)24AW 双绞线连接到 24V 电源时产生的波形。第一个图是 2.2 μ F 输入端的陶瓷电容器的瞬间响应。输入电压高达 35V，输入电流峰值为 20A。

改善和预防此问题影响一种方法是在电路中添加另一个带有串联电阻器的电容器。在图 20b 中增加了一个铝电解电容器。这种电容器的高等效串联电阻产生的阻尼，可以消除电压过冲。额外增加的电容改善了输入纹波，可以稍微提高电路的效率，尽管它可能是电路中最大的元件。另一种解决方案如图 20c 所示。一个 1 Ω 电阻器串联与输入，以消除电压过冲（它也降低了峰值输入电流）。一个 0.1 μ F 电容改善了高频滤波。这种解决方案比电解电容器更小，也更便宜。对于高输入电压，其对效率的影响很小。

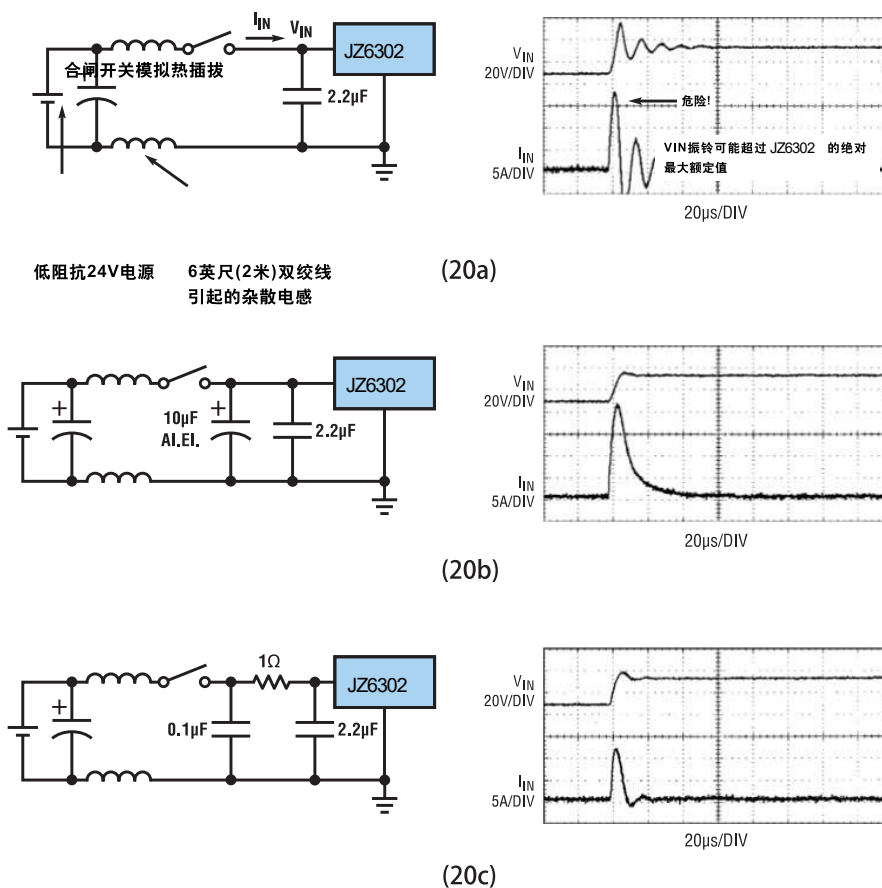


Figure 19. 精心选择的输入网络可防止输入电压过冲并确保 JZ6302 连接到带电电源时可靠运行

应用信息：参考布局举例

概述

JZ6302 的高集成度使 PCB 板布局非常简单和容易。较差的布局会影响 JZ6302 的性能，造成电磁干扰(EMI)、电磁兼容性(EMC)差、地跳以及电压损耗，进而影响稳压调节和稳定性。为了优化其电气和热性能，应运用下列规则来实现良好的 PCB 布局布线，确保最佳性能：

- 必须将高频陶瓷输入电容 C_{IN} 尽量近距离放在 VIN、GND 引脚旁边，以尽量降低高频噪声。
- 对高电流路径应使用较大 PCB 覆铜区域，包括 GND 引脚。这有助于最大限度地减少 PCB 传导损耗和热应力。
- 必须减小与 SW 引脚相关的 PCB 敷铜面积，以避免潜在的噪声干扰问题。
- 为使过孔传导损耗最小并降低模块热应力，应使用多个过孔来实现顶层和其他电源层或地层之间的互连。
- FB 引脚阻抗较高，引线轨迹应尽量短并且远离高噪声 SW 节点或屏蔽起来。
- ESOP8 封装芯片底部散热焊盘加过孔开窗有助于芯片散热提高效率。

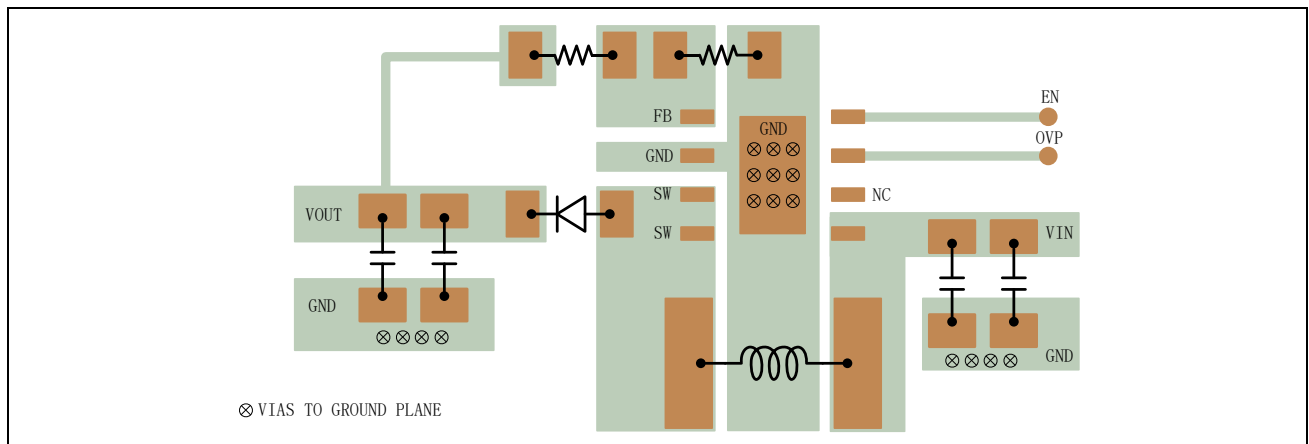


Figure 20.1 电路推荐 ESOP8 封装 PCB 布局举例

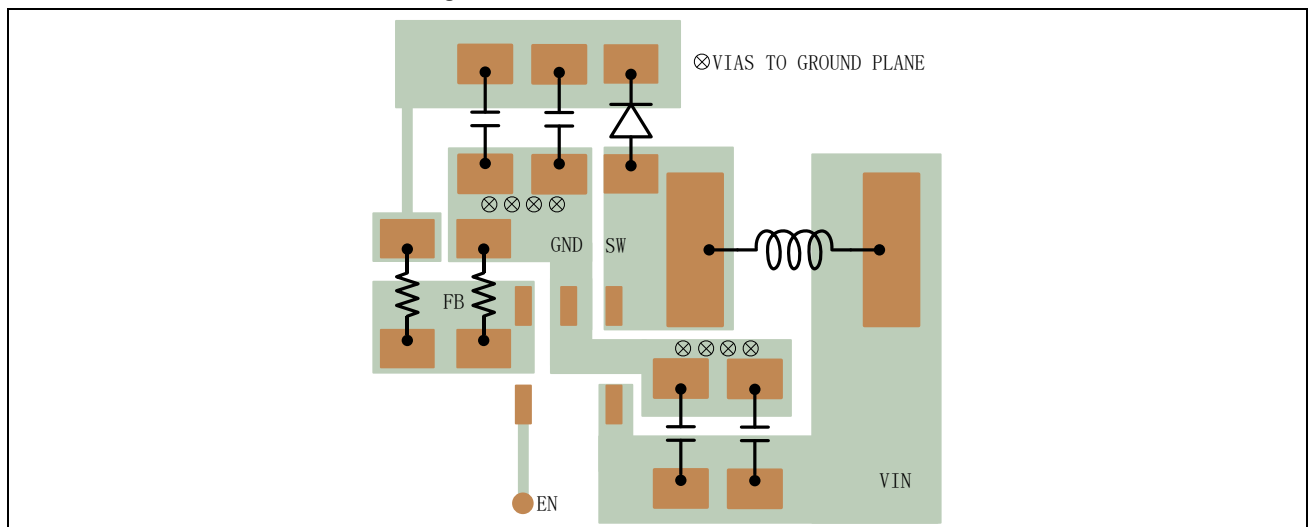
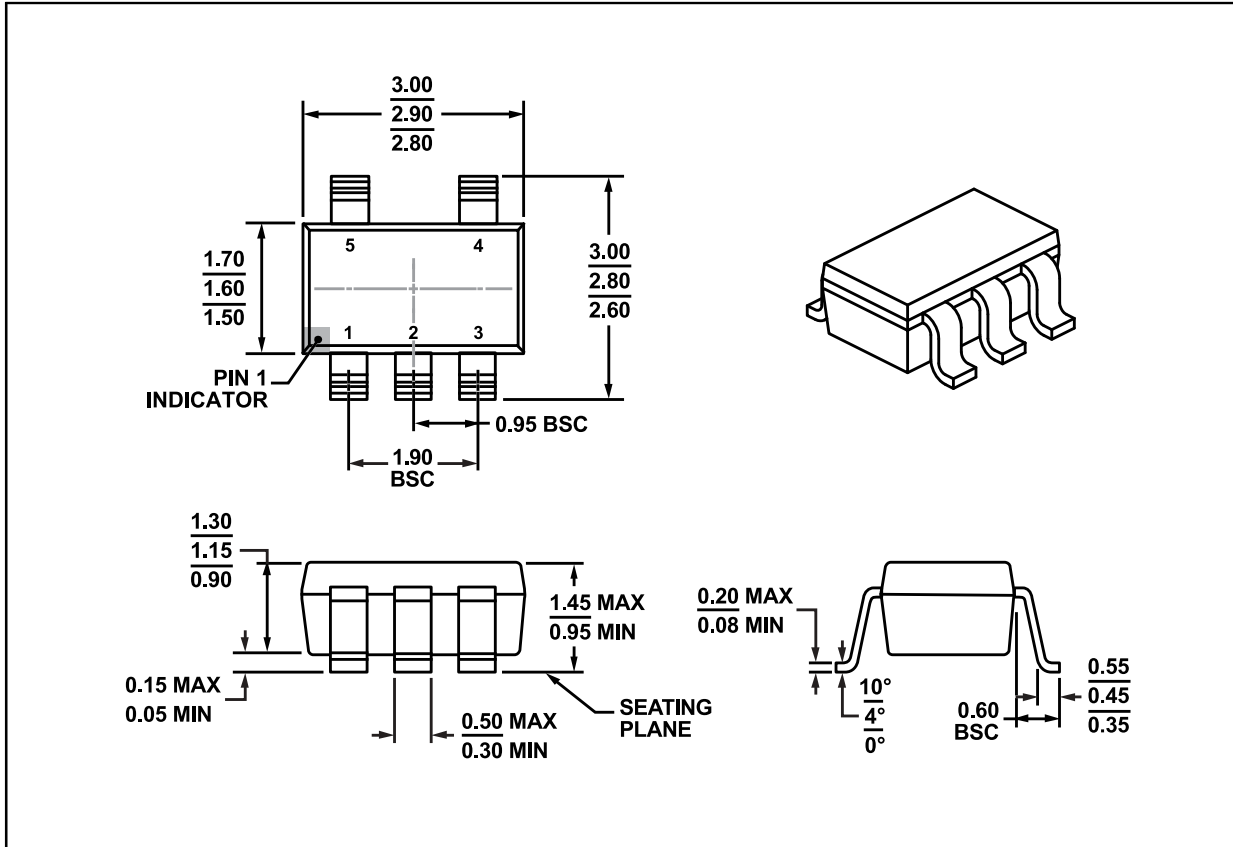


Figure 20.2 电路推荐 SOT23-5 封装 PCB 布局举例

封装外形描述

1.45mm 高度 5 引脚 SOT-23 塑封 SOIC

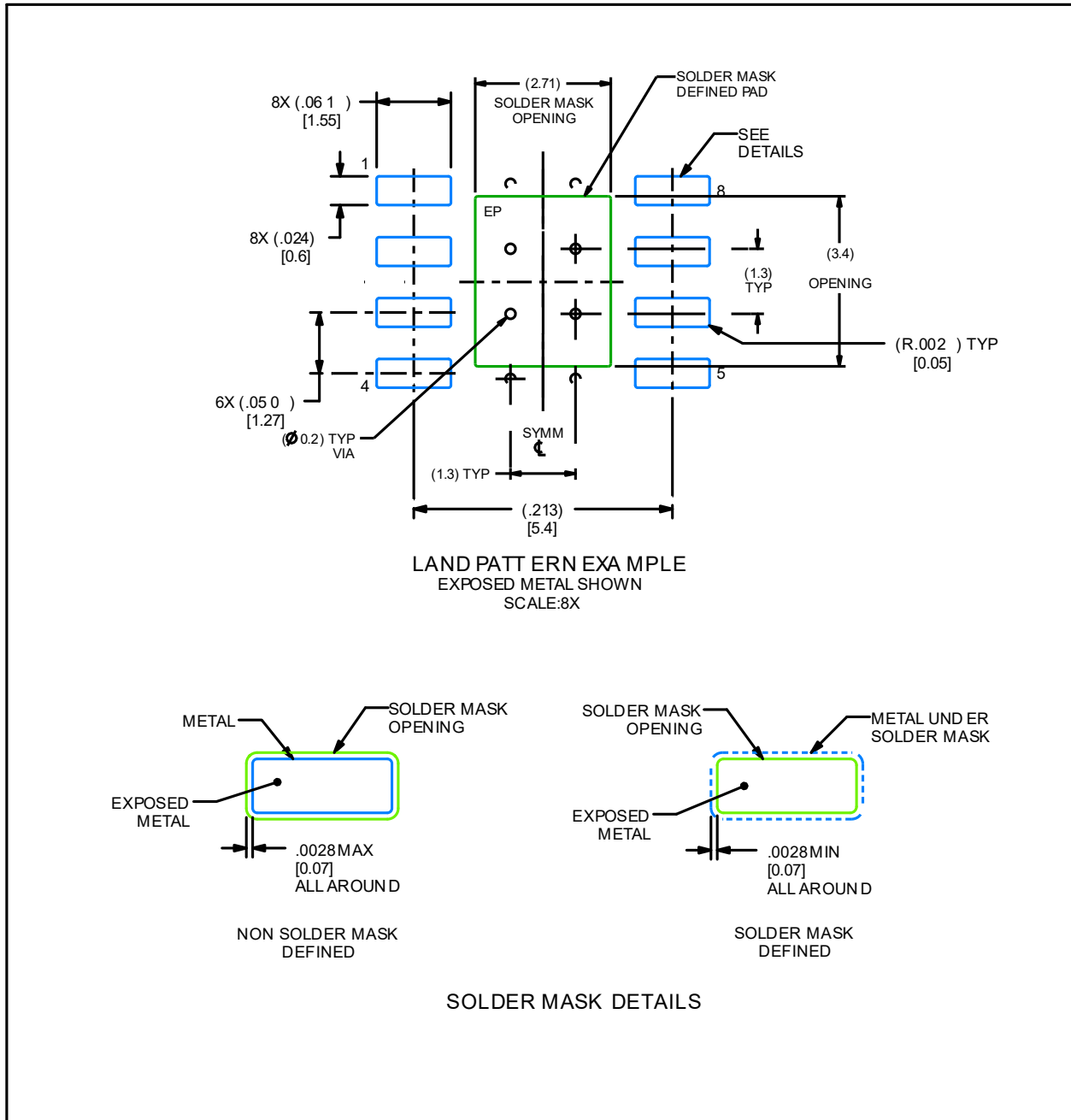


注:

- (1) 所有的数据单位都是毫米，括号内的任何尺寸仅供参考。尺寸和公差符合 ASME Y14.5M.
- (2) 本图如有更改，恕不另行通知。
- (3) 此尺寸不包括塑模毛边，突起，或水口毛刺。塑模每侧的毛边或突起不超过 0.15 毫米。
- (4) 此尺寸不包括塑模毛边，塑模每侧的毛边或突起不超过 0.25 毫米。

器件封装焊盘布局举例(ESOP8)

具备底部 EPAD 的 8 引脚塑封 SOIC

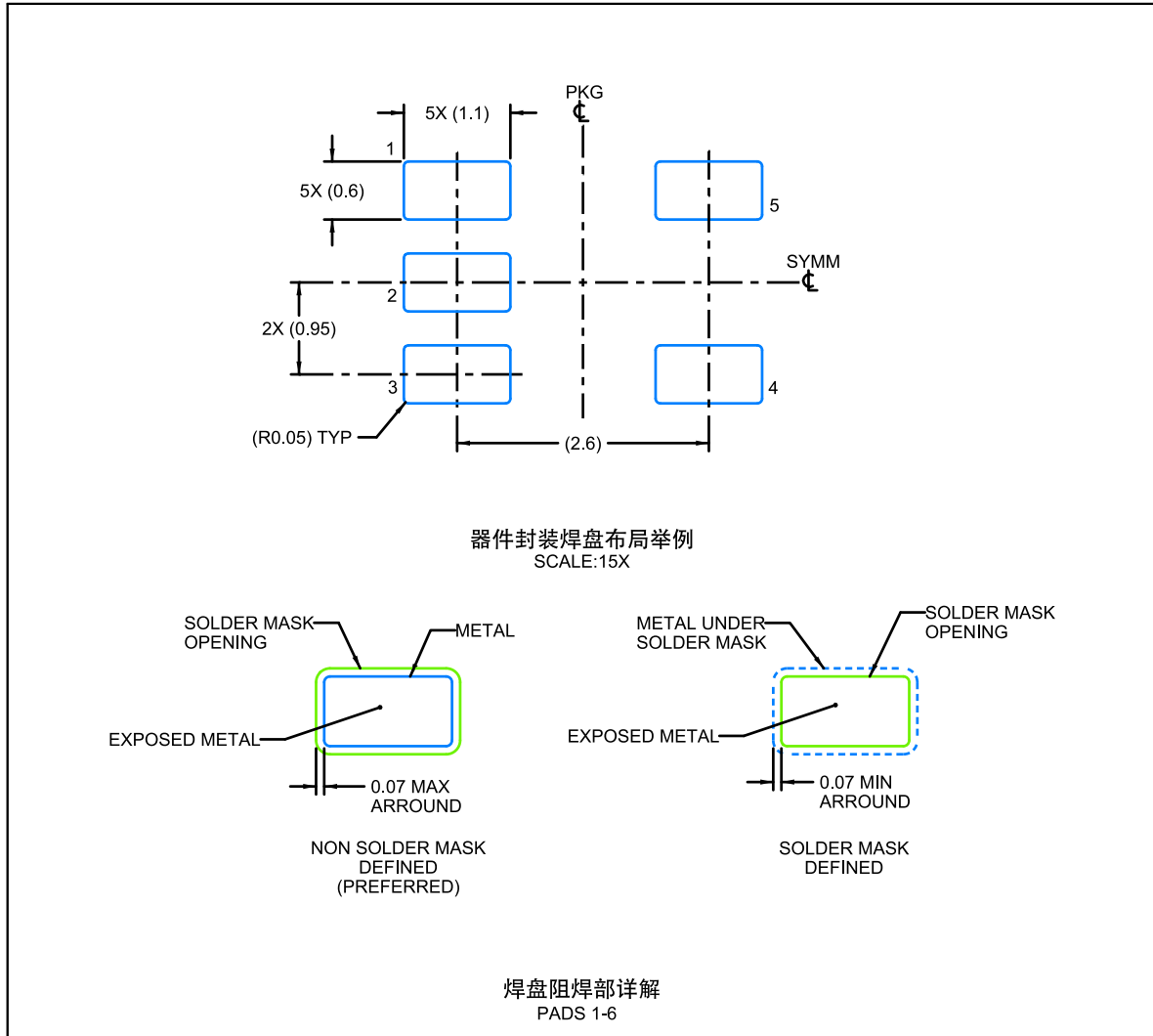


注:

- (1) 基于 IPC-7351 依赖于久经考验的数学算法,综合考虑了制造、组装和元件容差,从而精确计算的焊盘图形。
- (2) 信号焊盘之间和周围的焊接掩膜公差可能因电路板制造而异。
- (3) 金属垫的尺寸可能因爬电要求而异。
- (4) 通孔是可选的,取决于应用,请参阅器件数据表。如果使用了过孔,请参考此视图中所示的过孔位置。建议填充、或用锡膏盖住焊盘下的过孔。

器件封装焊盘布局举例

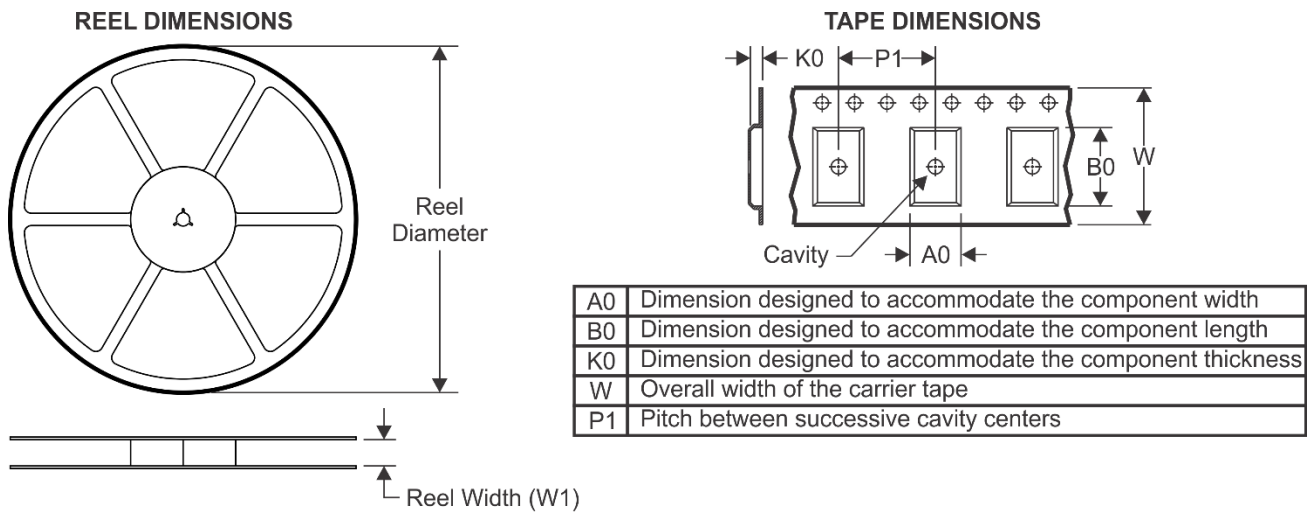
1.45mm 高度 5 引脚 SOT-23 塑封 SOIC



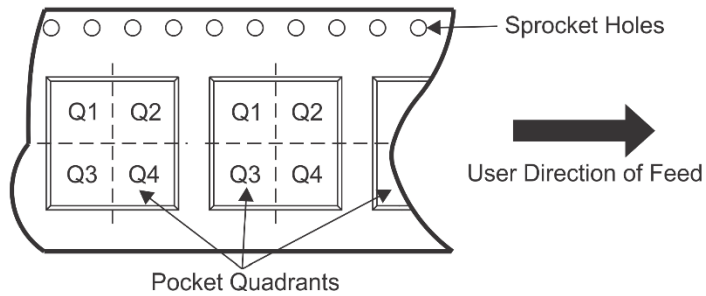
注:

- (1) 基于 IPC-7351 依赖于久经考验的数学算法,综合考虑了制造、组装和元件容差,从而精确计算的焊盘图形。
- (2) 信号焊盘之间和周围的焊接掩膜公差可能因电路板制造而异。
- (3) 金属垫的尺寸可能因爬电要求而异。

TAPE AND REEL INFORMATION



QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*ALL dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Width W1(mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
JZ6302	SOT23-5	B5	5	3000	180.0	8.4	3.2	3.2	1.4	1.4	Q3
JZ6302	ESOP8	EP	8	TBD	TBD	TBD	TBD	TBD	TBD	TBD	TBD